

# 一种适用于 IEEE802.15.4(ZigBee)标准的 2.4GHz CMOS 射频收发机设计

李 迪, 杨银堂, 石佐辰, 柳 扬

(西安电子科技大学微电子学院, 陕西西安 710071)

**摘 要:** 本文提出了一种适用于 IEEE 802.15.4 标准的 2.4GHz 免认证 ISM 频段的全集成 CMOS 射频收发机. 接收机采用低中频结构以降低功耗、提高灵敏度, 发射机则采用直接上变频结构以降低设计复杂度和功耗. 芯片采用 0.18 $\mu\text{m}$  1P4M CMOS 工艺以及 MIM 电容制造, 供电电压 1.8V. 测试结果显示, 在误包率为 1% 时, 接收机灵敏度达到了 -97dBm, 发射机输出至 100 $\Omega$  差分天线端口的最大输出功率为 +3dBm. 接收模式和发射模式下的电流功耗分别为 17mA 和 19mA, 芯片面积 3.3mm $\times$ 2.8mm.

**关键词:** CMOS 集成电路; ZigBee; IEEE802.15.4; 射频收发机

**中图分类号:** TN402; TN47

**文献标识码:** A

**文章编号:** 0372-2112 (2015)05-1021-07

**电子学报 URL:** <http://www.ejournal.org.cn>

**DOI:** 10.3969/j.issn.0372-2112.2015.05.028

## Design of a 2.4GHz CMOS Radio Transceiver for IEEE 802.15.4 (ZigBee) Standard Applications

LI Di, YANG Yin-tang, SHI Zuo-chen, LIU Yang

(School of Microelectronics, Xidian University, Xi'an, Shaanxi 710071, China)

**Abstract:** A highly integrated CMOS transceiver was presented for 2.4GHz unlicensed ISM (Industrial, Scientific and Medical) band compatible to the IEEE 802.15.4 Standard. Low-IF topology was adopted in the receiver for low power consumption and high sensitivity while direct up-conversion in transmitter for low complexity. The transceiver chip has been fabricated in a 0.18 $\mu\text{m}$  1P4M CMOS (Complementary Metal Oxide Semiconductor) technology with MIM (Metal-Insulator-Metal) capacitors and supplied by a single 1.8V. The experimental results show that the receiver achieves a sensitivity of -97dBm for PER(Packet Error Rate) of 1% and the transmitter provides a max power output of +3dBm into 100 $\Omega$  differential antenna port. This transceiver dissipates 17mA in receive mode and 19mA in transmit mode and occupies an area of 3.3mm $\times$ 2.8mm.

**Key words:** CMOS integrated circuits; ZigBee; IEEE802.15.4; radio transceiver

### 1 引言

随着短距离无线通信市场的快速增长,人们对于低数据速率、低功耗和低成本的无线收发器的需求显著增加.作为 ZigBee 标准,IEEE802.15.4 为传感和控制应用的无线网络平台定义了物理层和介质访问控制层<sup>[1~4]</sup>.同时,该标准具有较高的能量效率和大规模组网能力.多年来持续增长的 ZigBee 市场使得约 70% 的半导体制造商加入了 ZigBee 联盟. IEEE802.15.4 标准定义了三个工作频段:868MHz,915MHz 和 2.4GHz 免认证工业、科学

和医疗 (Industrial Scientific Medical Band, ISM Band) 频段<sup>[5,6]</sup>.由于 2.4GHz 频段可在全世界范围使用,因此对该频段的射频收发机设计进行研究具有重要意义.

免认证 2.4GHz 频段的物理层标准支持 250Kbps 的数据速率,定义了频率范围从 2.4GHz 至 2.4835GHz 的 16 个信道,相邻信道间隔 5MHz<sup>[7,8]</sup>.该物理层采用直接序列扩频(Direct Sequence Spread Spectrum, DSSS),调制方式为半正弦波脉冲整形的偏移正交相移键控(Offset-Quadrature Phase Shift Keying, O-QPSK). IEEE 802.15.4 物理层标准主要特性如表 1 所示<sup>[9~12]</sup>.

表 1 IEEE 802.15.4 物理层标准特性

参数	IEEE802.15.4 物理层
射频频率范围	2.4 ~ 2.4835GHz
信道数	16
信道间隔	5MHz
信道带宽	2MHz
发射数据速率	250kChips/s
发射码片速率	2MChips/s
输出功率	+ 3dBm
误差向量幅度	< 35%
接收灵敏度	< - 85dBm
接收机饱和度	> - 20dBm
相邻通道抑制	> 0dB
间隔通道抑制	> 30dB

## 2 收发机架构

射频收发机架构通常有三种:超外差结构、中低频结构和直接变频结构.传统超外差结构不存在直流失调问题,并且同相/正交(In-phase/Quadrature, I/Q)支路可以达到极好的匹配.但是,该结构需要较多的片外分立器件,同时存在镜像干扰、功耗较高等缺点,并不适合 ZigBee 应用.直接变频结构将接收到的射频信号直接变换至零中频,没有镜像干扰问题,然而,这种结构存在直流失调、非线性偶次谐波、本振泄露和闪烁噪声(即  $1/f$  噪声)等问题.尤其是  $1/f$  噪声,由于信号下变频至零中频, $1/f$  噪声对信号的影响非常大.通常的解决方案是使用无源混频器或者采用 CMOS 工艺中的寄生纵向 NPN 晶体管作为有源混频器的开关.

低中频结构兼具超外差结构和直接变频结构的优点,不存在直流失调问题,因而无需采用昂贵的声表滤波器<sup>[13]</sup>.由于中频频率不为零,因而该结构的主要缺点是镜像干扰问题.该种结构通常采用模拟复数带通滤波器或者数字滤波器来抑制镜像干扰,但是后者需要优异的 L/Q 支路匹配,并且对模拟电路的设计要求较高.

本文中的接收机采用低中频结构以避免  $1/f$  噪声导致的灵敏度的降低,发射机则采用直接变频结构以节省芯片面积和功耗.该收发机结构框图如图 1 所示.在接收链路中,接收到的射频信号首先被低噪声放大器(Low Noise Amplifier, LNA)放大,再由 L/Q 正交下变频混频器将射频频率混频至低中频.然后, L/Q 两路信号经过复数带通滤波器滤波和自动增益控制器放大后,最终被模数转换器数字化.接收机中频频率应小心选取,若选取过高,功耗将会较大;而选取过低, $1/f$  噪声

将会损坏信号.因此,本文采用 2MHz 中频频率,同时为使  $1/f$  噪声最小化,电路设计选取较大尺寸的晶体管作为输入管.发射机基于直接上变频结构,根据 IEEE802.15.4 标准, 2Mchips/s 码片速率的数字扩频信号进入数模转换器(Digital-to-Analog Converter, DAC),经模拟低通滤波器(Low-Pass Filter, LPF)滤波后,由上变频混频器直接上变频至 2.4GHz.最终,射频信号被可编程功率放大器驱动并馈送至天线<sup>[14,15]</sup>.片内收/发(Transmitter/Receiver, T/R)开关用来进行收/发模式的选择.

频率合成器为接收通道中的下变频混频器和发射通道中的上变频混频器提供本振(Local Oscillator, LO)信号.一个完整的片上电感-电容压控振荡器(Inductor Capacitor Voltage Controlled Oscillator, LC-VCO)以及 90 度分相器用来产生两路正交本振信号.VCO 的输出频率范围为 4.8GHz 至 4.967GHz.

## 3 接收机指标与电路设计

根据 IEEE802.15.4 标准的物理层定义,发射信号的误包率(Package Error Rate, PER)要求小于 1%,而每个包所包含的比特位约为 160-bit,因此可以计算出误比特率(Bit Error Rate, BER)不得高于 0.000625%<sup>[16]</sup>.对于 O-QPSK 系统,可以从 BER 的值计算得出信噪比 SNR(Signal-to-Noise Ratio)应大于 8.5dB.数字基带处理增益(processing gain)可以计算为码片速率(2Mchips/s)与数据速率(250Kbps)的比值,即 9dB.因此,2.4GHz 射频接收机所需的最小 SNR 要求为 -0.5dB;假设留有 1dB 裕度,SNR 应为 0.5dB.中频带宽为 2MHz 的无噪射频接收机接收到的噪声功率可以计算为  $-174\text{dBm/Hz} + 10\log(BW)$ ,即  $-111\text{dBm}$ ,其中 BW 表示中频带宽 2MHz.因此,在 SNR 为 0.5dB 情况下,射频信号最小功率应高于  $-110.5\text{dBm}$ .由于 ZigBee 标准定义的接收机灵敏度要求为  $-85\text{dBm}$ ,因此,接收机可容忍的最大噪声系数(Noise Figure, NF)为 25.5dB.

接收机射频前端由低噪声放大器和下变频混频器组成,与模拟中频基带相比,射频前端电路是主要的功率消耗模块.同时,噪声性能和线性度也由射频前端电路决定.在低中频结构中,通过天线的本振回馈将会损坏信号质量.因此,本设计采用电感源极负反馈共源共栅结构,在保证较好的噪声系数、线性度、增益匹配性能较低功耗的同时,提高了电路的反向隔离度.图 2 所示为本文所采用的射频前端电路结构图.LNA 工作频率为 2.4GHz,晶体管 M1 和 M2 的尺寸取值较跨导管 M3、M4 小,以获得较高的增益.下变频混频器设计基于吉尔伯特单元(Gilbert-cell)和有源负载电路,具有较大的输出摆幅和负载阻抗.

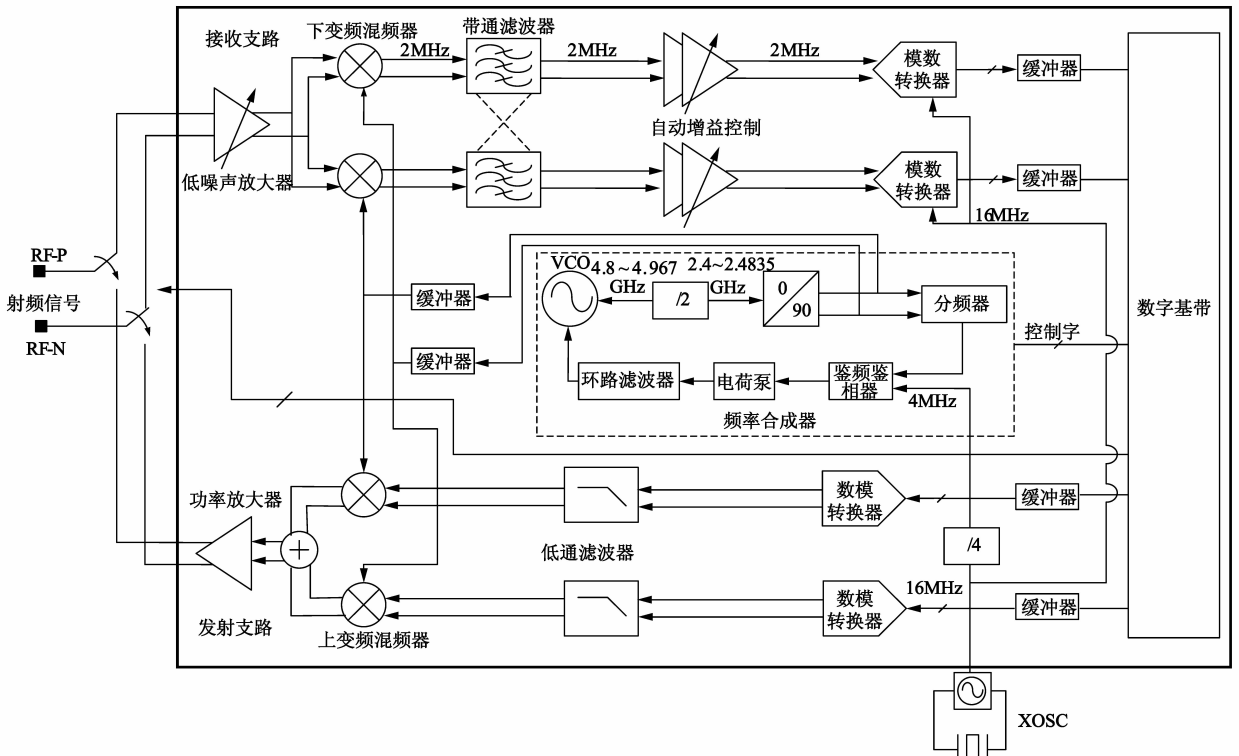


图1 ZigBee应用的2.4GHz收发机架构。RF-P和RF-N为射频信号正/负端

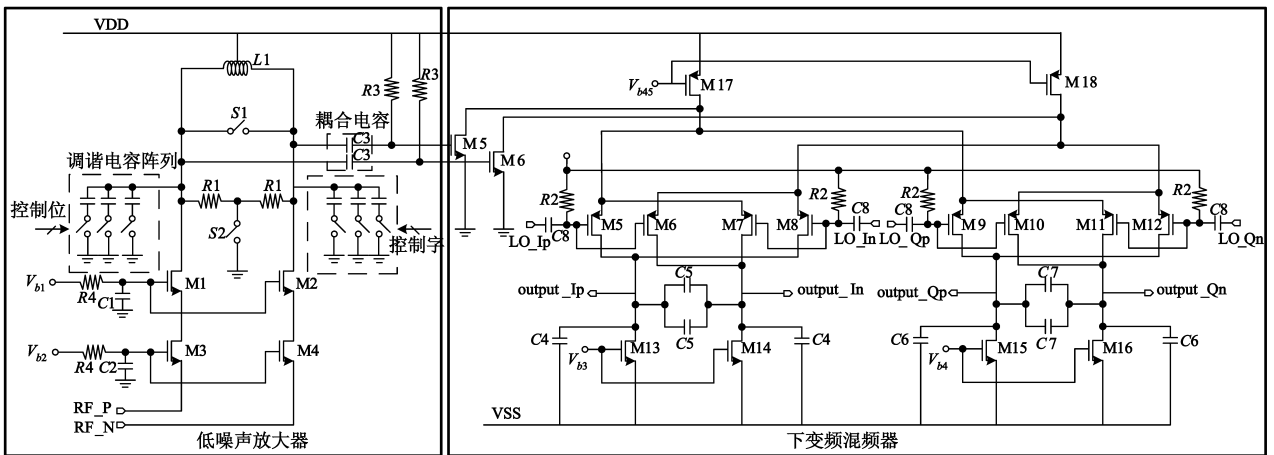


图2 接收链路低噪声放大器与下变频混频器电路图

接收机链路中,3阶复数带通滤波器作为模拟中频基带的第一级,其电路结构如图3所示.基于复数信号处理原理,该滤波器可以实现通道选择和镜像抑制作用——下变频混频器产生的镜像信号被滤波器滤除,而有用信号正常输出.实际上,电阻R3、R6和R9被称为移频电阻,若去除电阻R3、R6和R9,该滤波器为一低通滤波器,通频带宽2MHz.正是由于移频电阻的作用,使得滤波器中心频率从零频移至2MHz,最终实现中心频率在2MHz处,通频带带宽为2MHz的带通滤波器.该设计中,自动增益控制(Automatic Gain Control, AGC)模

块动态范围为70dB,步长2dB.通过使用模拟/数字反馈环路,AGC保证ADC的输入信号幅度在其动态范围之内.所设计的AGC由两部分组成:粗调级和精调级.粗调级包含4个增益子模块,每个子模块实现增益14dB,从而根据数字控制位的设置可以实现0dB,14dB,28dB,42dB和56dB增益.精调级采用运算放大器和电阻阵列设计,实现0dB至14dB动态范围,步长2dB.如果ADC的SNR较之由热噪声决定的SNR高出20dB,那么ADC所造成的信噪比损失就可以忽略.由于接收机中频带宽为2MHz,噪声系数为15.5dB,因而可以计算出接收

机噪声功率为  $-105.5\text{dBm}$ . 因为接收机最小灵敏度为  $-85\text{dBm}$ , 热噪声决定的 SNR 为  $15.5\text{dB}$ , 那么 ADC 所需实现的 SNR 为  $26.5\text{dBm}$ , 即所需的 ADC 有效位数 (Effect

Number of Bits, ENOB) 为 4-bit. 考虑到电路实现时的非理想因素, 该设计中 ADC 分辨率选取为 7-bit, 采样时钟频率  $16\text{MHz}$ .

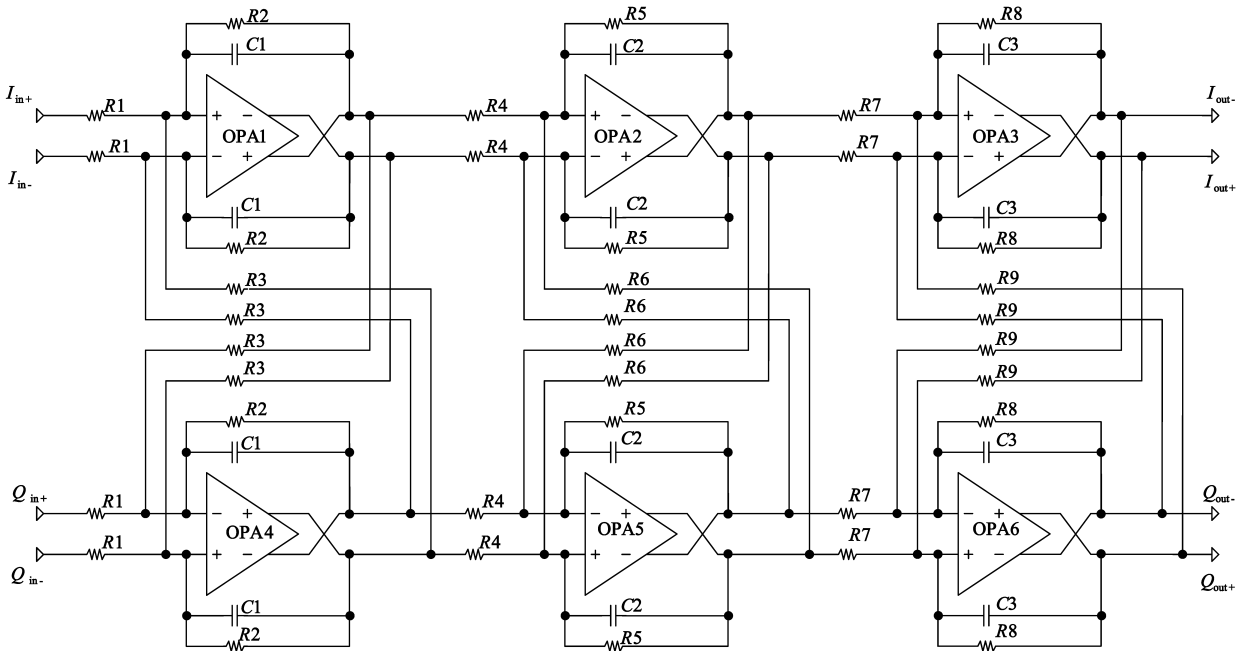


图3 接收链路3阶复数带通滤波器电路. OPA1~OPA6为运算放大器

#### 4 发射机指标与电路设计

DAC 所需的分辨率由无杂散动态范围 (Spurious-Free-Dynamic-Range, SFDR) 决定. 根据 IEEE 802.15.4 标准, 所需最小 SFDR 为  $20\text{dB}$ , 若留取  $15\text{dB}$  裕度, SFDR 取为  $35\text{dB}$ . 由于每  $6\text{dB}$  的动态范围可实现 1-bit 精度, 因此该 DAC 精度设计为 6-bit. 本设计中, 采用  $16\text{MHz}$  过采样频率以提高 DAC 的 SNR, 而 DAC 电路采用电流舵结构以实现较小的芯片面积和较低的功耗<sup>[17]</sup>.

DAC 设计采用过采样技术导致在频域中, 时钟频率的整数倍处出现了干扰功率. 通常, 采用低通滤波器对此干扰进行抑制. 根据 ZigBee 标准, 在时钟频率 1 倍处要求有  $30\text{dB}$  的衰减, 而使用 2 阶滤波器即可以满足  $30\text{dB}$  至  $40\text{dB}$  的衰减需求. 该设计中, 滤波器第一级为巴特沃兹滤波器, 该类型滤波器存在通带拐点下降的缺点, 因此, 第二级采用切比雪夫滤波器对其进行补偿. 低通滤波器电路结构如图 4 所示.

图 5 所示为该设计中的功率放大器和上变频混频器电路结构. 有源上变频混频器的设计基于吉尔伯特单元, 并在输出端并联开关电容阵列以调节混频器的工作频率. 在跨导管的源端连接负反馈电阻以提高混频器的线性度. 由于半波正弦脉冲整形 O-QPSK 调制方式为恒包络调制, 发射机驱动级可以采用较小复杂度、低功耗、非线性的功率放大器. 该功率放大器可以工作

在饱和功率级, 因此功耗较低, 功率转换效率较高.

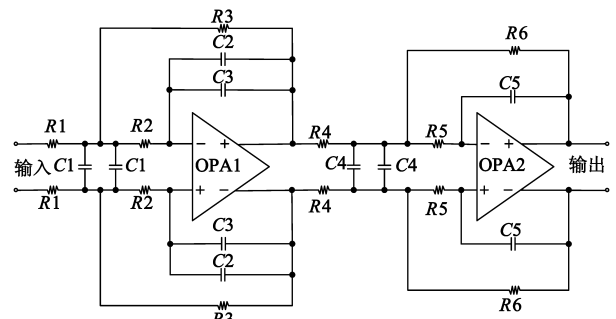


图4 发射链路2阶低通滤波器电路. 第一级采用巴特沃兹类型结构, 而第二级采用切比雪夫结构对其进行补偿

#### 5 频率合成器

本设计中的频率合成器提供  $2.4\text{GHz}$  的本振信号, 基于锁相环 (Phase Locked Loop, PLL) 结构, 该频率合成器由鉴频鉴相器 (Phase Frequency Detector, PFD), 电荷泵 (Charge Pump, CP), 压控振荡器 (Voltage Control Oscillator, VCO) 以及分频器 (divider) 组成, 如图 1 所示.

鉴频鉴相器将频率合成器产生的信号频率与参考频率进行比较, 其差频作为电荷泵的输入. 随后, 电荷泵将该差频转换为压控振荡器的控制电压, 进而调节压控振荡器的输出信号频率<sup>[18]</sup>. 在这些电路模块中, 压控振荡器是频率合成器中最重要的电路模块, 本设计

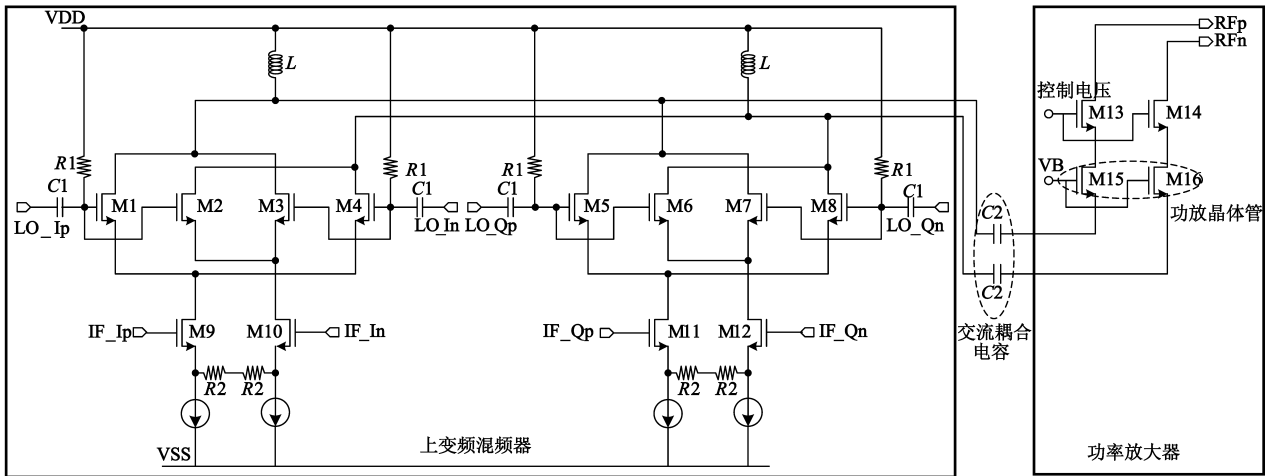


图5 发射链路上变频混频器与功率放大器电路

所采用的电路结构如图 6 所示. VCO 的输出信号频率范围为 4.8GHz 至 4.967GHz, 采用互补 NMOS 和 PMOS 的 LC-VCO 其相位噪声较之交叉耦合 NMOS 或 PMOS 的 LC-VCO 低 6dB. 图中电感  $L$  和电容  $C_{basic}$  决定了 VCO 输出信号的基频, 而电容阵列 ( $C1 \sim C5$ ) 用来对输出频率进行调节. 开关  $S1 \sim S6$  由串行外围接口电路控制.

设计中, 电阻阵列的电阻值和开关晶体管的尺寸按指数方式增长, 便于数字校正算法的实现. 由电阻  $R1$  和电容  $C6$  组成的低通滤波器对 A 点的电压信号进行滤波, 比较器用于比较滤波器输出与参考电压  $V_{ref}$ . 数字校正算法产生幅度控制字以设置开关  $S1' \sim S6'$  的状态. 电荷泵初始输入控制电压为 0.9V.



图6 频率合成器中5GHz LC-VCO电路结构

### 6 测试结果

芯片采用 TSMC 0.18 $\mu$ m CMOS 工艺制造, 工作温度范围  $[-40, 120]^{\circ}\text{C}$ , 供电电压 1.8V. 接收模式下芯片功耗 17mA, 发射模式下功耗 19mA. O-QPSK 调制下的输出信号频谱如图 7 所示, 带宽分辨率设置为 100kHz, 其旁瓣抑制为 20dB, 达到了 ZigBee 标准的要求. 本振频率锁定在 2.45GHz 处, 闭环频率合成器输出频谱如图 8 所示. 图 9 所示为其相位噪声性能, 在 100kHz 处和 1MHz 处, 相位噪声分别为  $-82\text{dBc}/\text{Hz}$  @ 100KHz,  $-109\text{dBc}/\text{Hz}$  @ 1MHz.

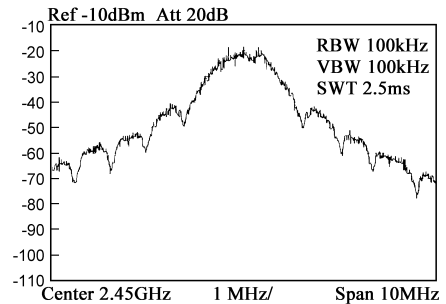


图7 O-QPSK调制下的输出频谱

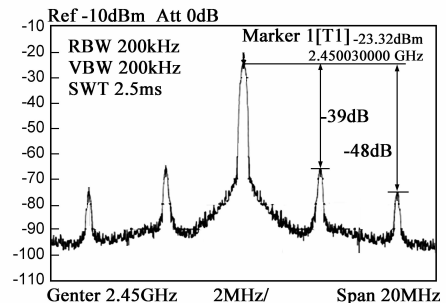


图8 本振信号测试输出频谱

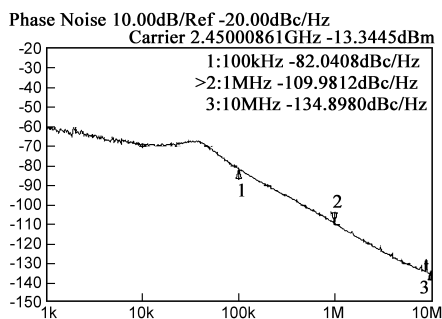


图9 本振信号相位噪声频谱

## 7 结论

本文设计了一款 ZigBee 应用的低功耗、高集成度 2.4GHz 射频收发机。所设计收发机采用  $0.18\mu\text{m}$  CMOS 1P4M 工艺以及 MIM 电容制造,芯片面积  $9.24\text{mm}^2$ ,其显微照片如图 10 所示。所有引脚都采用防静电保护(ElectroStatic Discharge, ESD)措施。该收/发机各项性能指标达到了 IEEE 802.15.4 标准要求,并且具有较高的集成度和较低的功耗。晶体振荡器是除一个电阻和少量耦合电容之外唯一需要的外围器件,数字基带电路也集成在该芯片中。

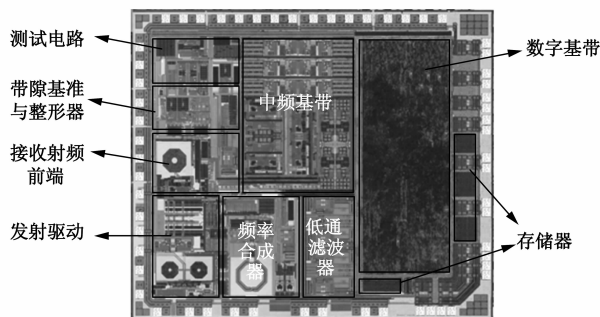


图10 射频收发机芯片显微照片

## 参考文献

[1] B W Ramsey, B E Mullins, E D White. Improved tools for indoor ZigBee warwalking[A]. IEEE 37th Conference on Local Computer Networks Work-shops[C]. Florida: LCN, 2012, 921 - 924.

[2] K Malhi, S C Mukhopadhyay, J Schnepfer, et al. A ZigBee-based wearable physiological parameters monitoring system[J]. IEEE Sensors Journal, 2012, 12(3): 423 - 430.

[3] 赵蕴龙, 左德承, 时锐, 等. 移动自组网应用建模及无线收发器选用策略[J]. 电子学报, 2005, 33(7): 1153 - 1157. Zhao Yun-long, Zuo De-cheng, Shi Rui, et al. The application modeling and the wireless transceiver deploying scheme of MANET[J]. Acta Electronica Sinica, 2005, 33(7): 1153 - 1157. (in Chinese)

[4] Y J Kim, I C Hwang, B Donghyun. A switchless ZigBee front-end transceiver with matching component sharing of LNA and PA[J]. IEEE Microwave and Wireless Components Letters, 2010, 20(9): 516 - 518.

[5] R Divyabharathi, C A Hakeem, A M Mian. Design and simulation of ZigBee transmitter using verilog[A]. 2013 International Conference on Information Communication and Embedded Systems[C]. New York, ICICES, 2013. 882 - 888.

[6] M Sherman, A N Mody, R Martinez, et al. IEEE standards supporting cognitive radio and networks, dynamic spectrum access, and coexistence[J]. IEEE Communications Magazine, 2008, 46(7): 72 - 79.

[7] V Singh, R Sharma, M S Tomar. An analytical study of interference problem between ZigBee and wi-fi[A]. International Conference on Communication Systems and Network Technologies[C]. Gwalior India, CSNT, 2013. 257 - 261.

[8] J T Adams. An introduction to IEEE STD 802.15.4[A]. IEEE Aerospace Conference[C]. Arizona, IAC, 2006, 1 - 8.

[9] M D Bedford, G A Kennedy. Evaluation of ZigBee (IEEE802.15.4) time-of-flight-based distance measurement for application in emergency under ground navigation[J]. IEEE Transactions on Antennas and Propagation, 2012, 60(5): 2502 - 2510.

[10] S D Fang, S Berber, A Swain, et al. A study on DSSS transceivers using OQPSK modulation by IEEE 802.15.4 in AWGN and flat Rayleigh fading channels[A]. IEEE Region 10 Conf. [C]. Auckland, New Zealand, TENCON, 2010. 1347 - 1351.

[11] W Q Guo, W M Healy, M C Zhou. Impacts of 2.4-GHz ISM band interference on IEEE 802.15.4 wireless sensor network reliability in buildings[J]. IEEE Transactions on Instrumentation and Measurement, 2012, 61(9): 2533 - 2544.

[12] J Sabater, J M Gomez, M Lopez. Towards an IEEE 802.15.4 SDR transceiver[A]. 17th IEEE International Conference on Electronics, Circuits, and Systems [C]. Barcelona, ICECS, 2010. 323 - 326.

[13] S Sarhangian, S M Atarodi. A low-power CMOS low-IF receiver front-end for 2450-MHz band IEEE 802.15.4 ZigBee standard[A]. IEEE International Symposium on Circuits and Systems[C]. Theran, Iran, ISCAS, 2007. 433 - 436.

[14] Zhang Q, Feng P, Geng Z Q, et al. A 2.4-GHz energy-efficient transmitter for wireless medical applications[J]. IEEE Transactions on Biomedical Circuits and Systems, 2011, 5(1): 39 - 47.

[15] Yu R, Yeo T T, Yan K H, et al. A 5.5mA 2.4-GHz two-point modulation ZigBee transmitter with modulation gain calibration[A]. IEEE Custom Integrated Circuits Conf. [C]. New Orleans, CICC, 2009. 375 - 378.

[16] N J Oh, S G Lee. Building a 2.4-GHz radio transceiver using IEEE 802.15.4[J]. IEEE Circuits and Devices Magazine,

2005, 21(6):43-51.

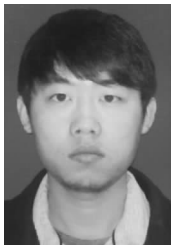
- [17] 朱臻,洪志良,Clemens Hammerschmied 等.一种电流自校准 14 位、50Msample/s CMOS DAC[J].电子学报,2003,31(2):306-308.

Zhu Zhen, Hong Zhi-liang, Clemens Hammer-schmied, et al.

A current self-Trimming 14 bit 50MS/s CMOS DAC[J]. Acta Electronica Sinica, 2003, 31(2):306-308. (in Chinese)

- [18] Li Z Q, Jiang, Y W, Shu H Y, et al. A 5-GHz frequency synthesizer with AFC for low IF ZigBee transceiver applications [A]. IEEE 9th International New Circuits and Systems Conference[C]. Bordeaux, NCSC, 2011. 530-533.

## 作者简介



李 迪 男,1982 年出生于山西临汾.博士,讲师.2010 年 6 月取得西安电子科技大学微电子学与固体电子学专业博士学位,现为西安电子科技大学教师,主要从事射频、模拟集成电路设计方面的研究工作.

E-mail: lidi2004@126.com



杨银堂 男,1962 年出生于河北邯郸.博士,教授,博士生导师,毕业于西安电子科技大学半导体专业,曾先后担任西安电子科技大学微电子学院院长、副校长,曾获教育部跨世纪优秀人才、全国模范教师和中国青年科技奖,入选国家“百千万人才工程”,主要从事超大规模集成电路设计,LED 等方面的研究工作.